

**Japanese Publication for Utility Model**  
**Application No. 8055/1990 (Hei 2-8055)**

A. Relevance of the Above-identified Document

This document has relevance to claims 1 through 4 of the present application.

B. Translation of the Relevant Passages of the Document

[CLAIMS]

A thin film light sensor including:

a substrate on which a sensor thin film transistor and a switching thin film transistor are formed, the sensor thin film transistor having a drain electrode that is connected to a source electrode of the switching thin film transistor through a connection electrode that is combined with the drain electrode and the source electrode, the drain electrode of the sensor thin film transistor being connected to a capacitor,

wherein:

a capacitor electrode is provided to be opposite to the connection electrode by being combined with a gate electrode of the sensor thin film transistor, and the gate electrode and a source electrode of the sensor thin film transistor are bonded.

**THIS PAGE BLANK (USPTO)**

⑫ 公開実用新案公報(U)

平2-8055

⑬ Int.Cl.<sup>8</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)1月18日

H 01 L 27/146  
27/01  
31/10

7514-5F

7377-5F  
7733-5F

H 01 L 27/14  
31/10

C  
E

審査請求 未請求 請求項の数 1 (全2頁)

⑮ 考案の名称 薄膜光センサ

⑯ 実 願 昭63-82993

⑰ 出 願 昭63(1988)6月24日

⑱ 考 案 者 神 原 実 東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

⑲ 出 願 人 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号

⑳ 代 理 人 弁理士 鈴 江 武 彦 外2名

㉑ 実用新案登録請求の範囲

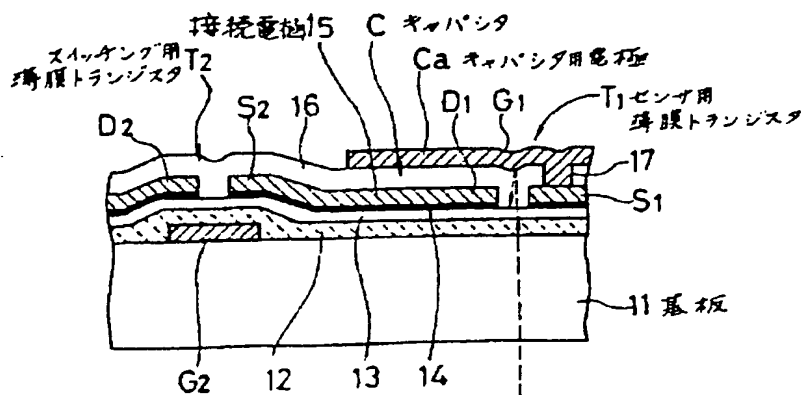
基板面にセンサ用薄膜トランジスタとスイッチング用薄膜トランジスタとを形成するとともに、前記センサ用薄膜トランジスタのドレイン電極と前記スイッチング用薄膜トランジスタのソース電極とをこの両電極と一体の接続電極を介して接続し、かつ前記センサ用薄膜トランジスタのドレインにキャパシタを接続した薄膜光センサにおいて、前記接続電極と対向させてキャパシタ用電極を配置し、このキャパシタ用電極を前記センサ用薄膜トランジスタのゲート電極と一体の電極とするとともに、前記センサ用薄膜トランジスタのゲート電極とソース電極とを接合したことを特徴とする薄膜光センサ。

図面の簡単な説明

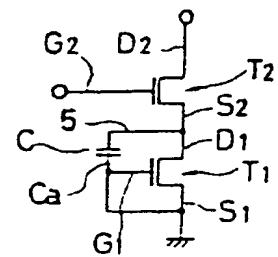
第1図および第2図は本考案の一実施例を示す

薄膜光センサの断面図およびその等価回路図、第3図は本考案に薄膜光センサを用いたイメージセンサの回路図、第4図は本考案の他の実施例を示す薄膜光センサの断面図、第5図および第6図はそれぞれ従来の薄膜光センサの断面図、第7図は従来の薄膜光センサの等価回路図である。

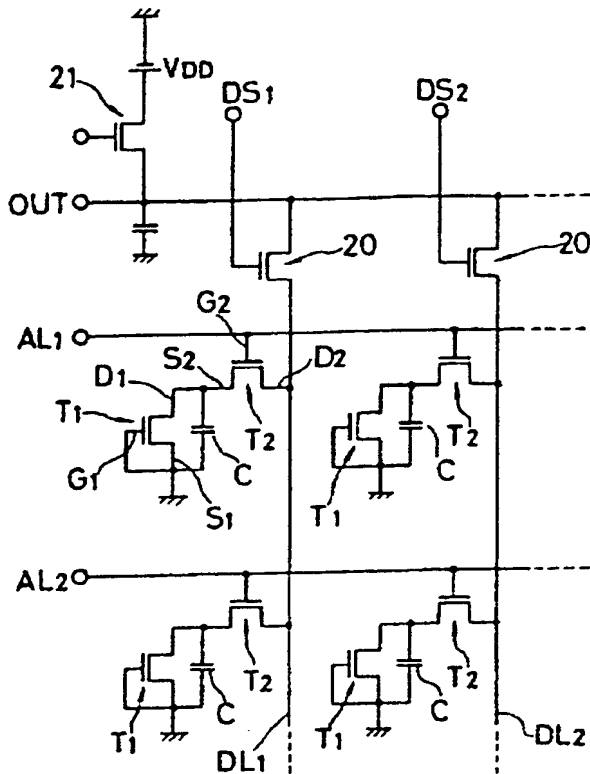
11……基板、T<sub>1</sub>……センサ用薄膜トランジスタ、G<sub>1</sub>……ゲート電極、S<sub>1</sub>……ソース電極、D<sub>1</sub>……ドレイン電極、T<sub>2</sub>……センサ用薄膜トランジスタ、G<sub>2</sub>……ゲート電極、S<sub>2</sub>……ソース電極、D<sub>2</sub>……ドレイン電極、12……ゲート絶縁膜、13……半導体層、14……コンタクト層、15……接続電極、Ca……キャパシタ用電極、C……キャパシタ、16……透明絶縁膜。



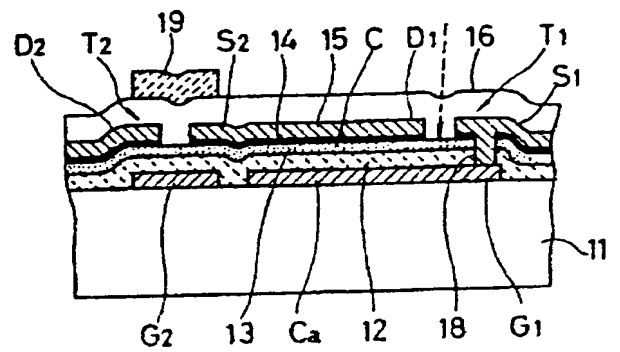
第1図



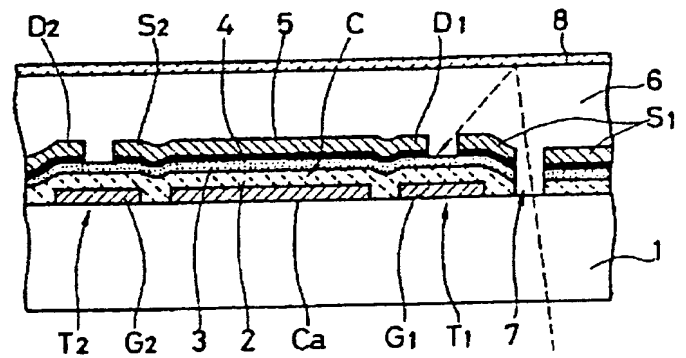
第2図



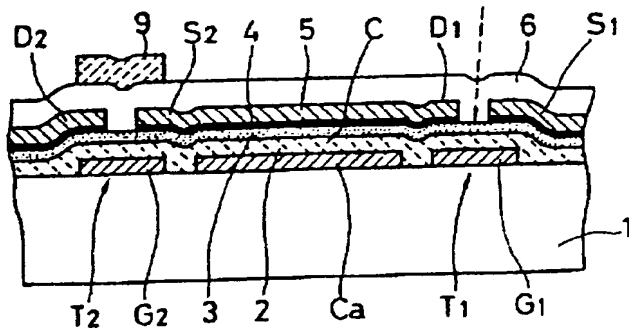
第 3 図



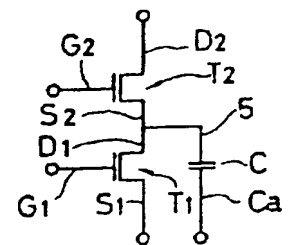
第 4 図



第 5 図



第 6 図



第 7 図